技術論文

2003.12.17

EV用パワーモジュールの回路インダクタンス低減

Reduction of Circuit Inductance in Power Modules for Electric Vehicles

村井 孝之 Takayuki Murai　森田 晃司 Koji Morita　吉川 孝夫 Takao Yoshikawa
●研究創発センター　コア技術研究室

Abstract

In this research project we sought to reduce the surge voltage resulting at the time of the switching function of the FET (Field Effect Transistor) which is a semiconductor device in the power module of the motor controller in electric vehicles like golf cars. The motor control system in these vehicles consists of the battery, motor controller, motor and the wirings that connect them. Furthermore, the motor controller consists of the control circuit and the power module. Based on simulation analysis and measurements obtained from prototype tests, it was found that in the power module there is a correlation between the surge voltage and the sum of the inductance of the electrolytic capacitor and the circuit inductance between the electrolytic capacitor and the FET. Based on this, we developed an actual prototype power module that reduces circuit inductance. Subsequent measurements revealed that this prototype reduces surge voltage by about half compared to a conventional power module. In this report we describe the development of this new power module.

要旨

本研究は、ゴルフカー等のEV（Electric Vehicles）用モータコントローラのパワーモジュールにおいて、半導体素子であるFET（Field Effect Transistor）がスイッチングする際に発生するサージ電圧を低減することを目的とした。モータコントロールシステムは、バッテリ、モータコントローラ、モータ、及び、それらを結ぶ配線で構成されている。さらに、モータコントローラは、制御回路、パワーモジュールから構成されている。シミュレーション解析と試作品での計測により、パワーモジュールにおいて、電解コンデンサのインダクタンスと、電解コンデンサとFET間の回路インダクタンスとの和が、サージ電圧と相関があることが判明した。そこで、実際に回路インダクタンスを低減したパワーモジュールの試作品を作り、発生するサージ電圧を測定したところ、従来のパワーモジュールに対して約1/2まで低減することができた。

1 はじめに

最近、環境問題として、大気汚染、酸性雨、地球温暖化、化石燃料の枯渇等が話題となっている。そして、自動車やモータサイクル等のエンジンを動力源とする車両の、これらの問題への対応として、排出ガスの低減、燃費の向上が課題とされ、エンジンを進化させる取り組みが日々なされている。

一方で、エンジン以外の動力源への関心も高まってきている。EVやHEV（Hybrid Electric Vehicles）、及び、FCEV（Fuel Cell Electric Vehicles）がその例である。ヤマハ発動機㈱におけるEVとして、ゴルフカー、Passol、PAS等がある（**図1**）。本研究は、電動ゴルフカー用のモータコントローラについて行った。

モータコントローラのパワーモジュールにおいては、 FET 等の半導体素子がスイッチングする際にサージ電圧が発生する。このサージ電圧が大きく、FET の許容電圧を越えると、 FET は最悪の場合破壊に至ることもあり、パワーモジュール、及び、モータコントローラの信頼性が低下する。

この問題の一般的な解決方法として、①許容電圧の大きな FET に変更する、② FET のスイッチング速度を低くする、 ③サージ電圧を低く抑える部品を回路内に追加する、等がある。

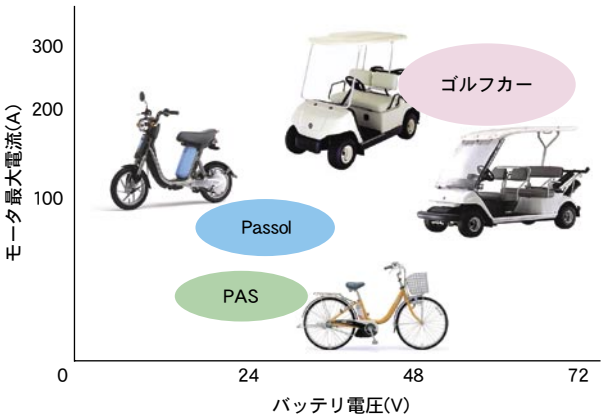

図 1　EV(Electric Vehicles)

しかしながら、 これらにはそれぞれ以下のような問題点がある。① FET は許容電圧が大きくなる程、一般的に、損失が大きくなり、効率が低下する。効率の低下を防ぐため、 FET の使用個数を増やすと、パワーモジュールが大きくなり、コストが上昇する。②スイッチング速度の低下に伴い、損失が大きくなり、効率が低下する。③対策部品を追加することは、パワーモジュールの大型化、高コスト化につながる。

そこで、 これらの問題を発生させることなくサージ電圧を低減する方法として、 パワーモジュール内の回路インダクタンスを低減することに着目し、本研究を開始した。

最初に、プリテストとシミュレーション解析を行うことにより、回路インダクタンスと発生するサージ電圧の関係を明らかにした。

次に、回路インダクタンスを低減する方法を考案し、このアイデアを織り込んだ試作品を実際に製作し、サージ電圧を計測することにより、効果の検証を実施した。

2　モータコントロールシステム

車両のモータコントロールシステムを**図2**に示す。モータコントローラは、 制御回路と、 モータへの電力供給とスイッチングを行うパワーモジュールから構成されている。

2.1　パワーモジュール

本研究におけるパワーモジュールは、 金属ベース基板を使用し、そのパターン上に FET ベアチップを COB（Chip On Board）実装により直接搭載したものである。ブラシレス DC（直流）モータ用のパワーモジュールにおいて、 バッテリから電源ケーブルを通って供給される直流電流は、 パワーモジュール内の金属ベース基板のパターンを通って FET に至り、ボンディングワイヤ、基板パターン、モーターミナル（U 、V 、W）の順で流れて、 FET をスイッチング

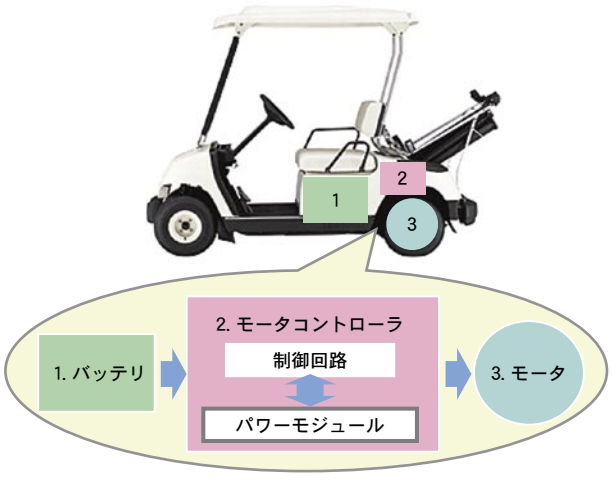

図 2　モータコントロールシステム

させることにより３相交流に変換され、モータケーブルを通ってモータを駆動する。また、パワーモジュール内の電源供給部の＋/－間には、電圧変動を平滑化するために電解コンデンサが取り付けられている（**図3**）。

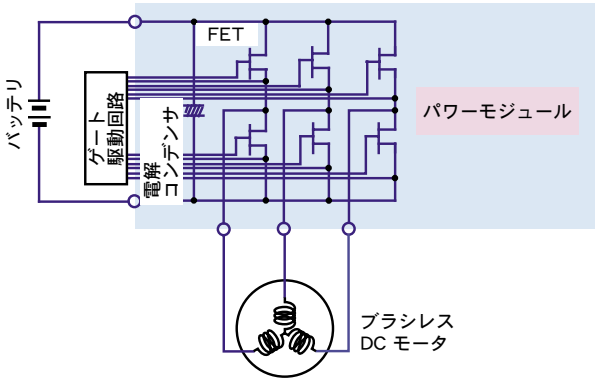

図３　パワーモジュール

2.2　回路インダクタンスとサージ電圧

FET は、PWM（Pulse Width Modulation）周波数で高速スイッチングされていて、ターンオン、ターンオフ時の電流変化率（di/dt）が大きい。パワーモジュールにおける回路インダクタンスの値を L とすると、ターンオフ時に発生するサージ電圧（Δ V）は、Δ V ＝ L・di/dt で表され、回路インダクタンスの値（L）が大きいと、サージ電圧（Δ V）も比例して大きくなる。サージ電圧を FET の許容電圧以下に低減するには、電流変化率（di/dt）を小さくするか、あるいは、回路インダクタンスの値（L）を低減することが必要となる。しかし、電流変化率（di/dt）を小さくするために、スイッチング速度を下げると、損失が増大し、パワーモジュールの効率が低下する。したがって、効率を下げることなく、サージ電圧を低く抑えるには、回路インダクタンスの値（L）を低減することが必要となる。

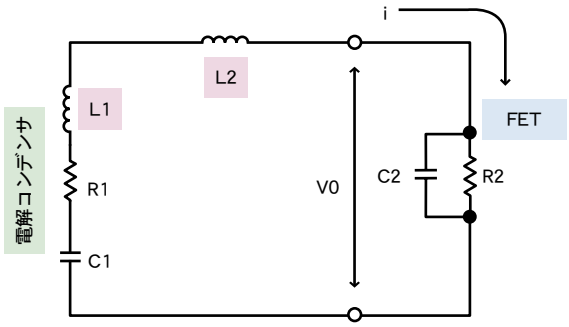

図４　等価回路

このパワーモジュールの回路において、電解コンデンサから FET へ電流が供給される１本のルートについて、等価回路で表すと**図4**のようになる。

L1 は電解コンデンサのインダクタンス、L2 は金属ベース基板における電解コンデンサの＋電極取り付け点から FET を通り、電解コンデンサの－電極取り付け点まで戻るパターンとボンディングワイヤのインダクタンスである。

FET サージ電圧の値を決定しているのは、このインダクタンスの和（L1 ＋ L2）である。

本研究では、FET ターンオフ時の電流変化率（di/dt）が一定の値となる条件で、発生するサージ電圧の値を、従来のパワーモジュール（**図 6**）に対し、1/ 2に低減することを目標とした。

3 シミュレーション解析

パワーモジュールにおける回路インダクタンスの値（L1＋L2）に対する、FET のターンオフ時に発生するサージ電圧の値を推測するため、MATLAB（MATrix LABoratory）を用いたシミュレーション解析を実施した。

プリテスト結果を解析に反映し、回路インダクタンスとサージ電圧との関係をグラフに表した（**図 5**）。

この結果を用いることにより、目標となるサージ電圧を達成するためには、回路インダクタンス（L1＋L2）をどの程度の値にすれば良いかを推測することができる。

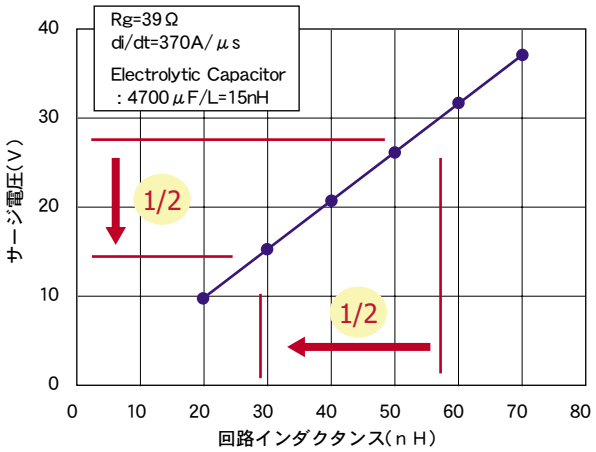

図 5　シミュレーション解析による
回路インダクタンスとサージ電圧の関係

4 従来のパワーモジュール

従来のパワーモジュールにおいては、金属ベース基板は1層で、2本の電源パターン（＋、－）と3本のモータへの出力パターン（U、V、W）が平面上に並んでいて、複数の FET が電源パターン（＋）とモータへの出力パターン（U、V、W）上に搭載されており、FET とパターンとを電気的に接続するボンディングワイヤは、一部では他のパターンを飛び越える形で配線されている（**図6**）。

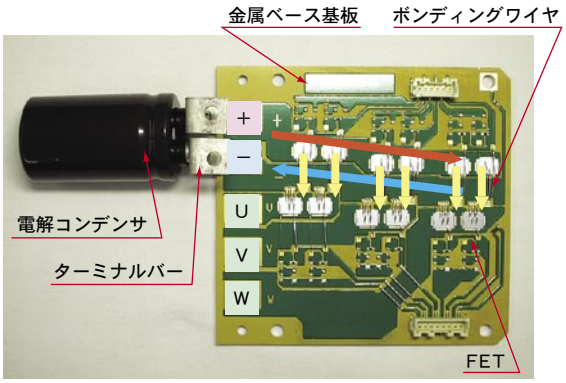

図 6　従来のパワーモジュール

この基板において、パターンの寄生インダクタンスの値は大きく、また、ボンディングワイヤの長さに起因するインダクタンスの値も大きい。さらに、電解コンデンサはターミナルに取り付けられているため、電解コンデンサのリードとターミナルのインダクタンスの値が加算される。このパワーモジュールにおける回路全体のインダクタンスの値（L1＋L2）は約 58nH であった。

5 回路インダクタンスの低減

パワーモジュールにおける回路インダクタンスの値を低減する方法として、

(1) 金属ベース基板のパターンの構造

(2) 電解コンデンサの取り付け方法

について考案し、実際にその効果を検証するため、試作品を製作した。

5.1　低インダクタンス金属ベース基板

金属ベース基板において、電源パターン（+、−）を積層した構造とし、回路の寄生インダクタンスを低減すると共に、ボンディングワイヤの長さを最短にして、インダクタンスの値（L2）を低減する（**図7**）。

金属ベース基板は、ベース板、絶縁層、銅箔パターンから構成されており、銅箔パターンの一部に絶縁層とベース板まで貫通する穴を設け、この穴にピンを圧入することにより、銅箔パターンの一部とベース板を同電位とする。＋の電源パターンは、これまで通り基板表面の銅箔パターンを利用し、−の電源パターンはベース板を利用し、上層の＋と下層の−の電流の方向が逆になるよう配置する。また、上層の別の場所には3本のモータへの出力パターン（U、V、W）が配置されている。この構造では、ボンディングワイヤがパターンを飛び越える必要がなくなり、各 FET と各パターンとは最短距離で接続することが可能となる。

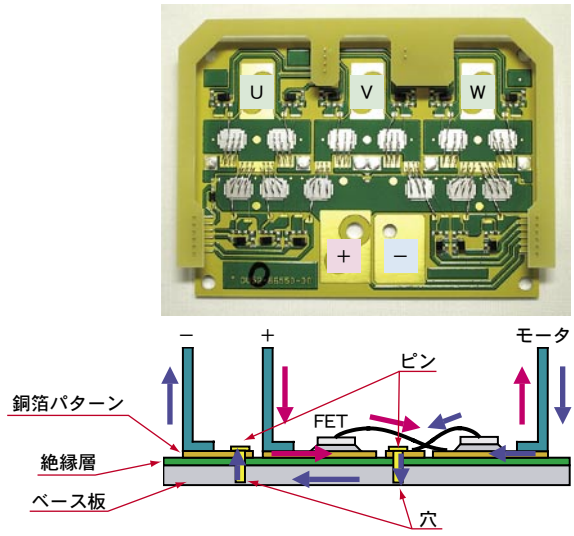

図 7　低インダクタンス金属ベース基板

この構造により、金属ベース基板のパターンとボンディングワイヤのインダクタンスの値（L2）は約 14nH となり、従来の金属ベース基板の約 38nH に対し、約 60%低減することができた。

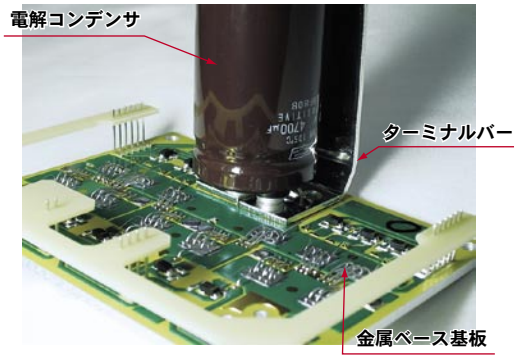

図 8　電解コンデンサの取り付け

5.2　電解コンデンサの取り付け

電解コンデンサは、リード部のインダクタンスの値が小さい物を、金属ベース基板上の電源パターン（+、−）に直接、あるいはターミナルバーを挟む形で取り付ける（**図8**）。

この構造により、取り付けを含めた電解コンデンサ部のインダクタンスの値（L1）は、従来構造の約 20nH に対し、約 15nH まで低減することができた。

したがって、このパワーモジュールにおける回路全体のインダクタンスの値（L1＋L2）は約 29nH となり、従来に比べ、約1/ 2に低減できた（**図9**）。

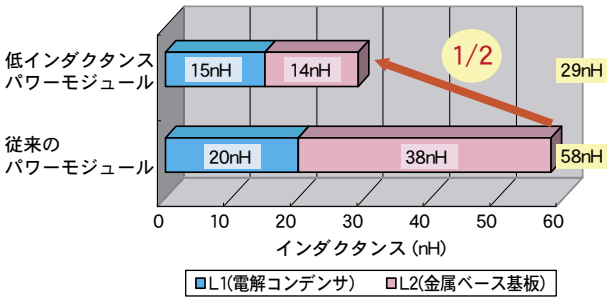

図 9　回路インダクタンス (L=L1 ＋ L2)

6 試作品のサージ電圧計測

従来のパワーモジュールと、今回製作した回路インダクタンスの値を低減したパワーモジュールについて、FET ターンオフ時の電流変化率（di/dt）を同等の値にした条件で、発生するサージ電圧を計測した。

図 10 および**図 11** に、各パワーモジュールにおける FET ターンオフ波形を示す。

従来の金属ベース基板を使用したパワーモジュールでは、サージ電圧の値は約 27V とたいへん大きな値であった（**図 10**）。

これに対し、今回製作した回路インダクタンスの値を低減したパワーモジュールでは、サージ電圧の値が約 14V であり、従来の物と比較すると、約1 / 2に低減することができた（**図 11**）。

これは、回路インダクタンスの値（L1 ＋ L2）の低減率にほぼ一致している。

この2つのパワーモジュールにおいて、回路インダクタンスの値とサージ電圧計測値との関係は、シミュレーション解析結果とほぼ等しくなり、シミュレーション解析の有効性が裏付けられた。

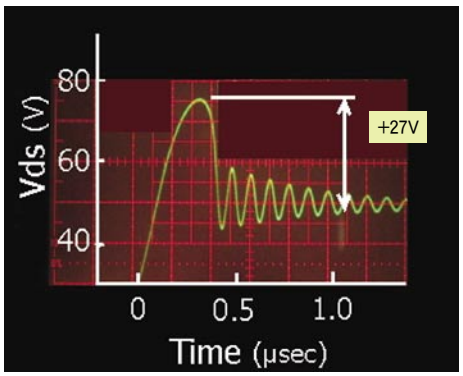

図 10　従来のパワーモジュールの FET ターンオフ波形

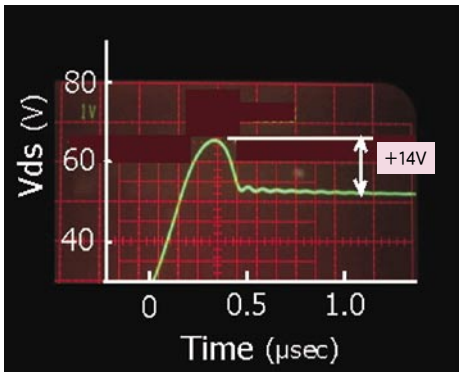

図 11　低インダクタンスパワーモジュールの FET ターンオフ波形

7 おわりに

ゴルフカー等の EV 用モータコントローラのパワーモジュールにおいて、FET がスイッチングする際に発生するサージ電圧を低減する目的で、回路インダクタンスを低減する研究を行い、以下の結論を得た。

(1) シミュレーション解析と試作品での計測により、パワーモジュール内の、電解コンデンサを起点にして FET を通って電解コンデンサまで戻る間の回路インダクタンスの値と、サージ電圧の値とに相関があることを明らかにした。

(2) パワーモジュールの構成部品である金属ベース基板において、電源パターンの構造を積層化し、＋－の電流方向を逆にすると共に、COB 実装されている FET とパターンとを接続するボンディングワイヤを最短にすることにより、基板全体での回路インダクタンスを低減できた。

(3) これと併せて、電解コンデンサの取り付け部分のインダクタンスも低減することにより、従来に比べ、回路全体のインダクタンスを約1/ 2に低減したパワーモジュールが実現できた。そして、この試作品において、発生するサージ電圧の値を従来に比べて約1/ 2にすることができた。

(4) この成果を応用すれば、従来に比べて許容電圧の低い FET の使用が可能となり、高効率で、信頼性が高く、かつ、低コストのパワーモジュールが実現でき、他の EV への応用が可能となる。

■著者

村井 孝之

森田 晃司

吉川 孝夫